

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

第2506175号

(45)発行日 平成8年(1996)6月12日

(24)登録日 平成8年(1996)4月2日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 9/44	5 5 4	7737-5B	G 0 6 F 9/44	5 5 4 K

請求項の数2(全 6 頁)

(21)出願番号	特願昭63-319475	(73)特許権者	999999999 動力炉・核燃料開発事業団 東京都港区赤坂1丁目9番13号
(22)出願日	昭和63年(1988)12月20日	(73)特許権者	999999999 オムロン株式会社 京都府京都市右京区花園土堂町10番地
(65)公開番号	特開平2-165237	(72)発明者	岸和田 勝実 福井県敦賀市明神町3 動力炉・核燃料 開発事業団新型転換炉ふげん発電所内
(43)公開日	平成2年(1990)6月26日	(72)発明者	飯島 隆 福井県敦賀市明神町3 動力炉・核燃料 開発事業団新型転換炉ふげん発電所内
		(74)代理人	弁理士 牛久 健司 (外1名)
		審査官	林 毅

最終頁に続く

(54)【発明の名称】 ファジィ処理装置におけるルール評価装置

1

(57)【特許請求の範囲】

【請求項1】あらかじめ設定された前件部と後件部とからなるファジィ命題を含むルールに基づく推論を行なうファジィ処理装置において、ルールを評価すべき時間帯を設定する手段、ファジィ命題の前件部に関する処理結果によって表わされる条件適合度を上記設定手段に設定された時間帯にわたって積分し、評価値を算出する手段、および算出された評価値を所定の評価基準と比較し、ルール評価に関する情報を出力する手段、を備えたファジィ処理装置におけるルール評価装置。

【請求項2】複数のルールが与えられたファジィ処理装置において、複数のルールに対する評価値から上記評価基準の少なくとも1つを設定する基準設定手段を備えている、特許請求の範囲第(1)項に記載のファジィ処理

2

装置におけるルール評価装置。

【発明の詳細な説明】

発明の要約

複数のルールに基づくファジィ推論を行なうファジィ処理装置において、各ルールの入力値に対する適合度を評価することにより、各ルールの重要度、不要度等の判定、ルールの選択等を可能にする。

発明の背景

技術分野

10 この発明は、ファジィ・コントローラ、ファジィ・コンピュータ等のファジィ処理装置におけるルール評価装置に関する。

従来技術とその問題点

近年、ファジィ理論が脚光をあび、ファジィ処理装置の応用の研究、開発が行なわれ、また一部でその実用化

が進みつつある。ファジィ処理装置は通常、モーダス・ポネンスといわれる推論を実行する。これはいわゆるIf, then形式のルール（If, thenルール）によって表現される。このルールは人間の経験等に基づいて設定されることが多い。十分に吟味されたルールのみを設定したような場合を除いて、またはそのような場合であっても実際に推論を実行させてみると、不要なルール、冗長なルール等が重要なルールの中に混在していることが多い。このような不要ないしは必ずしも重要ではないルールがあると、推論をハードウェアで実行する装置では余分なハードウェアが必要となり、コスト、消費電力、システムのサイズの点で不利益が生じ、また推論をソフトウェアで実行する装置ではプログラムの肥大化、処理時間が長くなりリアルタイム性に欠けるといった問題が生じる。したがってルールの評価はシステムの効率化のためには重要な課題となっている。

従来の装置ではある時点でのルールの適合度を検出してこれを推論演算対象から除外することが行なわれているにすぎなかった（たとえば特開昭62-226304号公報）。しかしながらこのような従来のやり方では長期的

発明の概要

発明の目的

この発明は、長期的な視野に立ってルールを評価できる装置を提供することを目的とする。

発明の構成

この発明は、あらかじめ設定された前件部と後件部とからなるファジィ命題を含むルールに基づく推論を行なうファジィ処理装置において、ルールを評価すべき時間帯を設定する手段、ファジィ命題の前件部に関する処理結果によって表わされる条件適合度を上記設定手段に設定された時間帯にわたって積分し、評価値を算出する手段、および算出された評価値を所定の評価基準と比較し、ルール評価に関する情報を出力する手段を備えたことを特徴とする。

ここでファジィ処理装置とはファジィ推論ないしはファジィ演算を実行するすべての装置を意味し、ファジィ・コンピュータ、ファジィ・コントローラ、ファジィ推論デバイス、ファジィ推論演算装置等といわれるものを含む。また、ファジィ推論のための専用デバイス（アナログ・タイプ、デジタル・タイプを問わず）（たとえば「日経エレクトロニクス」1987年7月27日、第148頁～第152頁、日経マグロウヒル社を参照）のみならず、ファジィ推論を実行するようにプログラムされたバイナリ・タイプのコンピュータ、プロセッサ等を含む。

上記評価基準は1つでもよいし、複数個設けてもよい。複数のルールが与えられたファジィ処理装置において、複数のルールに対する評価値から上記評価基準の少なくとも1つを設定することにより、各ルールの相対評

価を行なうことができる。たとえば評価基準は複数のルールに対する評価値の平均値に基づいて定められよう。発明の作用および効果

この発明によると、ルールを評価すべき時間帯を設定する手段と、この設定された時間帯にわたって条件適合度を積分することにより評価値を算出する手段とが設けられている。評価値は一定の時間帯にわたる積分値であるから、ある瞬間ではなく長期的なルールの評価が可能である。これにより、より適切なルールの評価、選択が行なえるようになる。

ルールを評価するための時間帯は任意に設定可能であり、また不連続的な複数の時間帯に分割されたものでもよい。

実施例の説明

一般化されたモーダス・ポネンスは、1または複数のインプリケーションが存在するときに、与えられた前提から結論を推論することをいう。複数のインプリケーションがありかつインプリケーションの前件部に複数のファジィ命題が含まれる最も一般的な推論形式は次のように表現される。

インプリケーション1:

$$x = A_1, Y = B_1, z = C_1 \quad q = Q_1$$

インプリケーション2:

$$x = A_2, Y = B_2, z = C_2 \quad q = Q_2$$

.....

インプリケーションn:

$$x = A_n, Y = B_n, z = C_n \quad q = Q_n$$

プレミス:

$$x = A \quad , y = B \quad , z = C$$

結論:

ここで $A_i, B_i, C_i, Q_i$  ( $i = 1 \sim n$ ),  $A, B, C, Q$  はファジィ集合であり、メンバーシップ関数によって表現される。

インプリケーション  $i$  は次の意味をもつ。

If  $x$  is  $A_i$  and/or  $y$  is  $B_i$  and/or  $z$  is  $C_i$ , then  $q$  is  $Q_i$ .

これがIf, thenルールといわれるものである。

$x = A_i, y = B_i, z = C_i$  は前件部,  $q = Q_i$  は後件部といわれるものである。

上記のルールに基づくファジィ推論を実行するファジィ・コントローラの例について第1図を参照して簡単に説明しておく。このファジィ・コントローラは、メンバーシップ関数を複数本の信号線上に現われる電圧分布によって表現するタイプのものであって、ファジィ推論をMIN/MAX演算により行なう。

設定されたルール（インプリケーション）の数に相当する数の推論部 $11 \sim 1n$ が設けられている。各推論部 $1i$  ( $i = 1 \sim n$ ) は、前件部におけるファジィ命題の数（ここでは3つ）のメンバーシップ関数回路（以下MFC

10

20

30

40

50

という) 21, 22, 23を備えている。これらのMFC21~23は対応するルールにおける前件部で記述されたファジィ集合 ( $A_i, B_i, C_i$ ) を表わすメンバーシップ関数を表わす電圧信号を出力するものである。上記前提が入力になるが、コントローラであるから入力は確定値 $x_i, y_i, z_i$ によって表わされ、MFC21~23はこれらの入力値 $x_i, y_i, z_i$ に対応するメンバーシップ関数値を出力する。MFC21~23の出力はMIN回路24に入力し、そのMIN演算が行なわれる。MIN回路24の出力を $q_i$  ( $i = 1 \sim n$ ) とする。

一方、ルール(インプリケーション)における後件部で記述されたファジィ集合を表わすメンバーシップ関数を発生する回路(以下MFGという)25が設けられ、このMFG25からは複数本(m本)の出力ライン上に分布した電圧によって表わされるメンバーシップ関数が出力され、MIN回路(トランケーション回路)26に与えられる。MIN回路26は、MFG25から与えられるメンバーシップ関数を表わす電圧値のそれぞれとMIN回路24から出力される演算結果 $q_i$ とのMIN演算を行ない、推論結果を表わすメンバーシップ関数をm本のライン上に分布した電圧信号の形態で出力する(出力 $Q_i$  :  $i = 1 \sim n$ )。

各推論部1*i*において、MFC21~23、MFG25におけるメンバーシップ関数はルールに応じた所定の形にあらかじめ設定されているのはいうまでもない。メンバーシップ関数を所望の形に設定するための制御入力第1図ではラベルとして表現されている。

推論部11~1*n*から出力される推論結果 $Q_i$ は次にMAX回路31に与えられ、MAX演算が施されたのち、同じようにm本のラインに分布した電圧信号として最終的な推論結果Qが得られる。推論結果Qから確定出力 $q_0$ を得るために重心回路32が設けられている。

第2図はこの発明の実施例を示している。上述した推論部1*i*に積分器41、タイム・スケジューラ42および比較器43が新たに設けられている。

前件部処理部27は第1図に示すMFC21~23およびMIN回路24から構成されるものである。その出力 $q_i$ は前件部(条件)に対する入力の適合度を表わすので、これを条件適合度ということにする。この出力 $q_i$ が与えられる後件部処理部28は第1図に示すMFG25とMIN回路26とから構成されるものである。

条件適合度 $q_i$ は積分器41に与えられる。積分器41はタイム・スケジューラ42によって制御される。タイム・スケジューラ42には積分器41を作動させるべき時間区間(時刻で与えてもよいし、所定の基準時間からの経過時間で与えてもよい)が適当な入力装置またはコンピュータ等によってあらかじめ設定されている。積分器41はタイム・スケジューラ42からスタート指令が与えられると条件適合度 $q_i$ を表わす電圧入力の積分動作を開始し、タイム・スケジューラ42からストップ指令が与えられるま

で積分動作を続ける。ストップ指令が与えられたときの積分器41の積分値はルール評価値 $v$ として出力される。

積分器41はこのファジィ・コントローラが所定のファジィ推論を行なっている過程で積分動作を行なうのはいうまでもない。積分出力すなわちルール評価値 $v$ はその推論部に設定されたルールの入力に対する適合度が高ければ高いほど大きな値を示す。逆にいうと、その推論部に設定されたルールの入力に対する適合度が低ければ低いほど小さな値を示し、適合度が低いということはそのルールの重要度が低いことを意味する。

ルール評価値 $v$ はまた比較器43にも入力する。比較器43にはルールの無効基準値 $TH_0$ があらかじめ設定されており、入力するルール評価値 $v$ がこの基準値 $TH_0$ 以下である場合に、ルールの無効判定出力 $f$ を発生する。比較器43は積分器41による積分動作が終了したときに上記の比較処理を行なう。この意味で、タイム・スケジューラ42のストップ指令を、破線で示すように、比較開始指令として比較器43に与えるとよい。

最も極端な例として無効基準値 $TH_0$ が示されているが、比較器43に複数の異なる基準値を与えておき、ルール評価値 $v$ を複数段階に区分してルール評価に関する情報としてもよい。

第3図は、上述の積分器41、タイム・スケジューラ42および比較器43がそれぞれ設けられた複数の推論部を示すものである。各推論部11~1*n*から出力されるルール評価値 $v_1 \sim v_n$ の平均値が平均値算出器44で算出され、この平均値が基準値 $TH$ として各推論部の比較器43に与えられる。このようにして、比較器43からはルール評価値がその平均値より上か下かを表わす判定出力 $f_i$  ( $i = 1 \sim n$ ) が得られることになる。この判定出力 $f_i$ は各ルールのいわば相対評価を表わす。ルール評価値の平均値に基づいて複数の異なる基準値を作成するようにしてもよいのはいうまでもない。

積分器、タイム・スケジューラおよび比較器の機能は、この発明が適用されるファジィ処理装置の構成に応じて他のハードウェアまたはソフトウェアで実現できるのはいうまでもない。

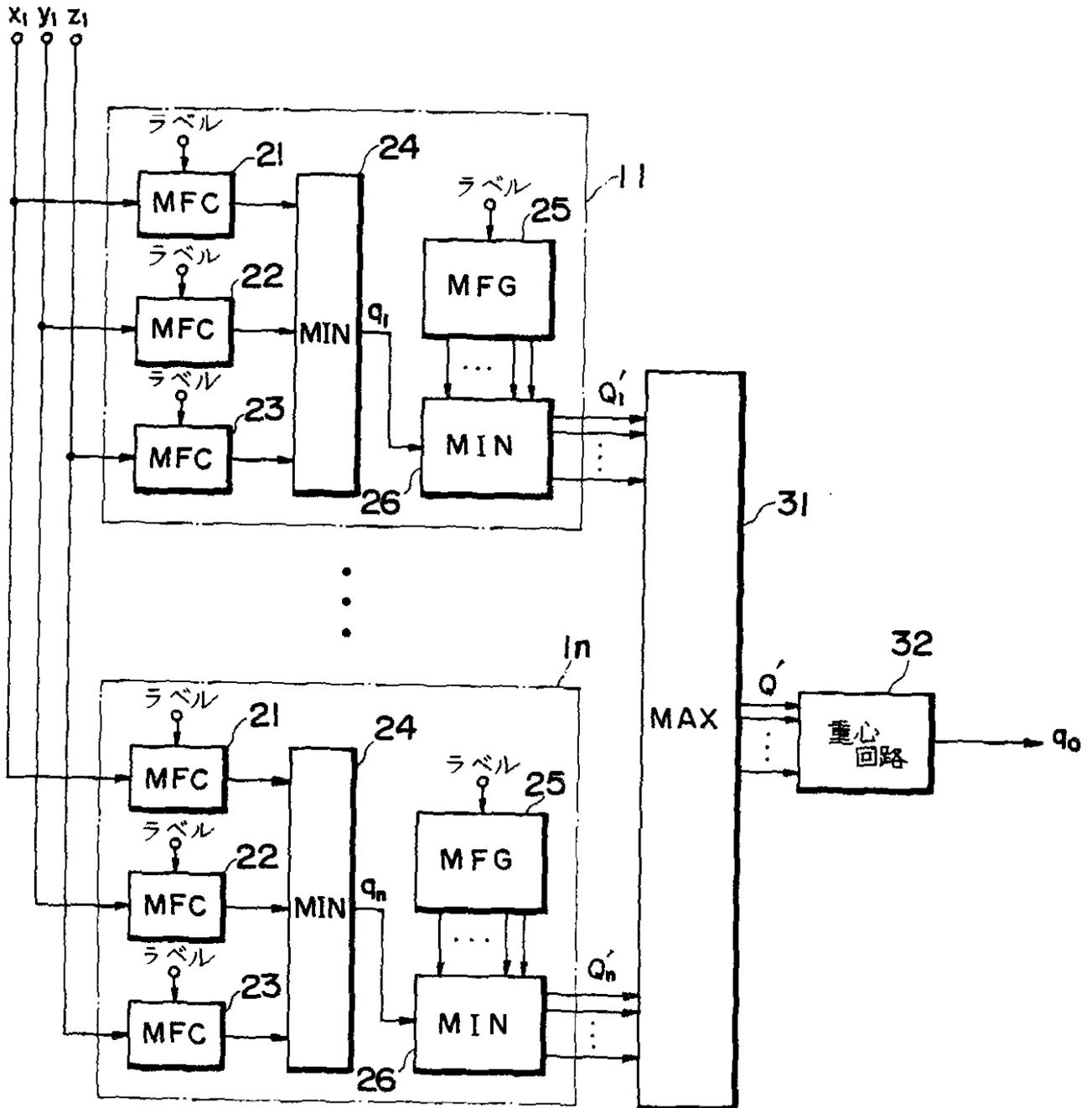
#### 【図面の簡単な説明】

第1図はファジィ・コントローラの一例の全体構成を示すブロック図である。

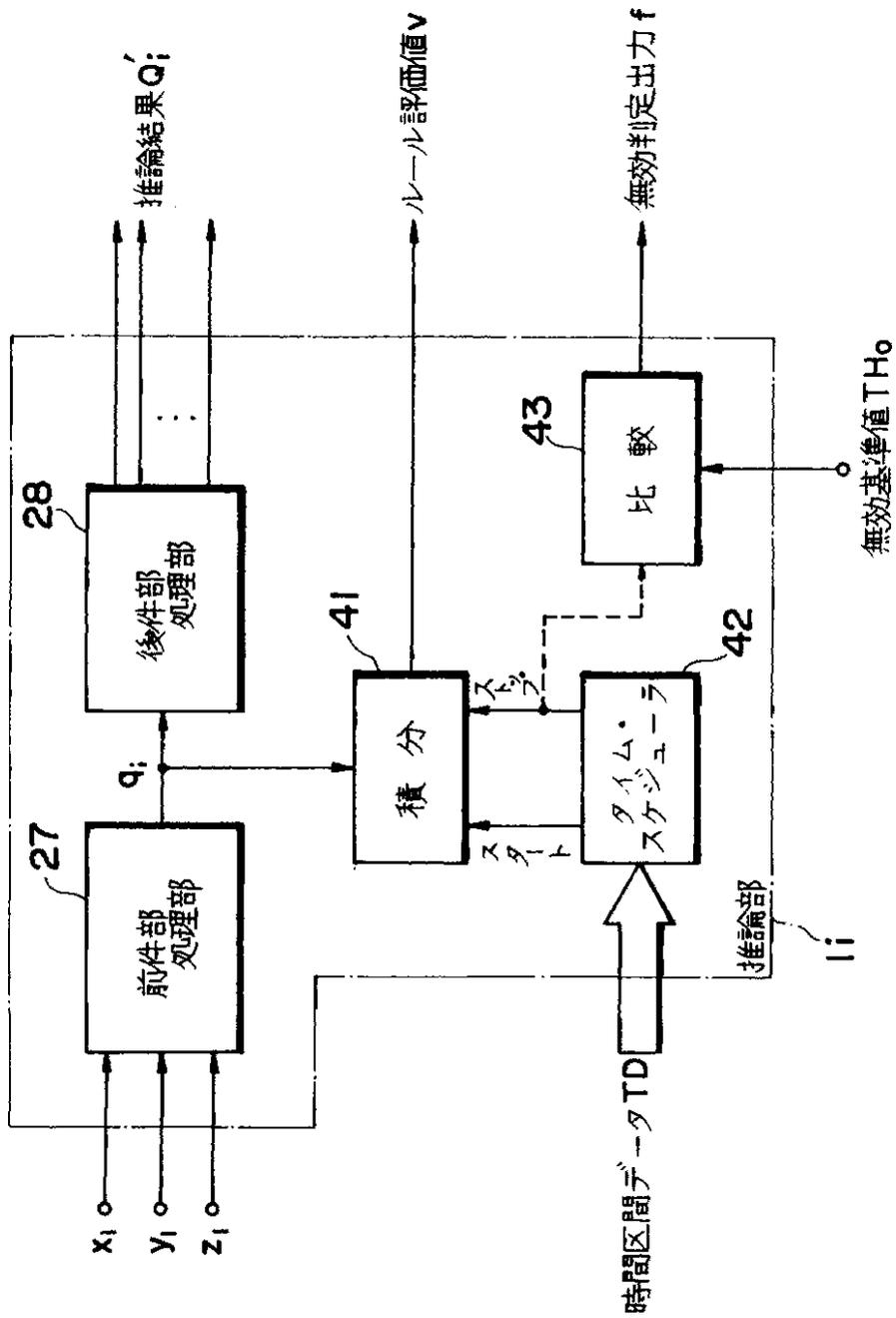
第2図はこの発明の実施例を示すもので、1つの推論部の構成を示すブロック図である。

第3図は複数の推論部のルール評価値の平均値を算出する回路を設けた他の実施例を示すブロック図である。11, 1*i*, 1*n*.....推論部, 27.....前件部処理部, 28.....後件部処理部, 41.....積分器, 42.....タイム・スケジューラ, 43.....比較器, 44.....平均値算出器。

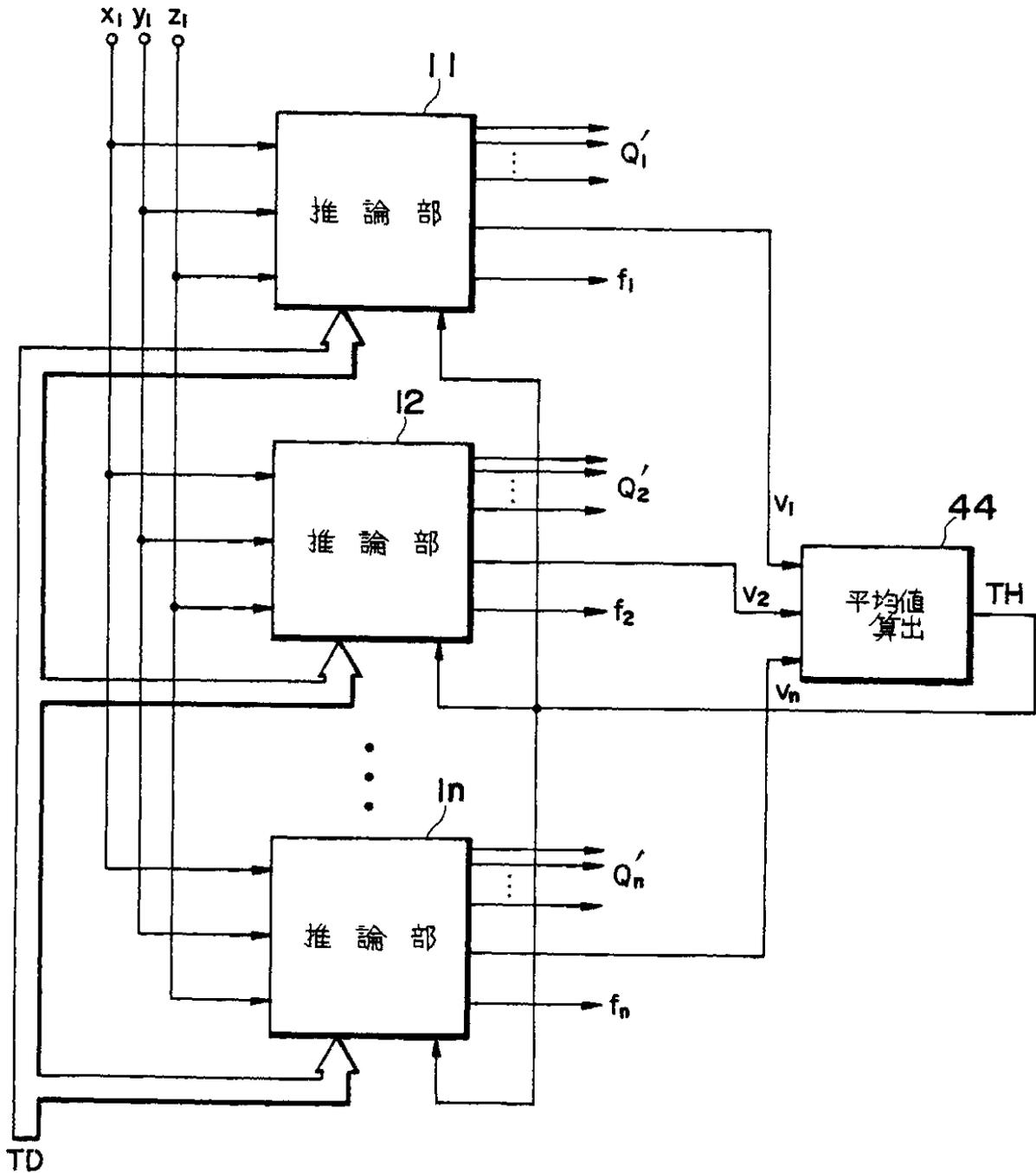
【第1図】



【第2図】



【第3図】



フロントページの続き

(72)発明者 石田 勉  
京都府京都市右京区花園土堂町10番地  
立石電機株式会社内

(72)発明者 久野 敦司  
京都府京都市右京区花園土堂町10番地  
立石電機株式会社内

(56)参考文献 特開 昭62 - 226304 ( J P , A )  
特開 平 2 - 273833 ( J P , A )